

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-017685

(43)Date of publication of application : 22.01.1999

(51)Int.Cl. H04L 12/28
H04B 10/20
H04L 12/44
H04Q 3/00

(21)Application number : 09-163893

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 20.06.1997

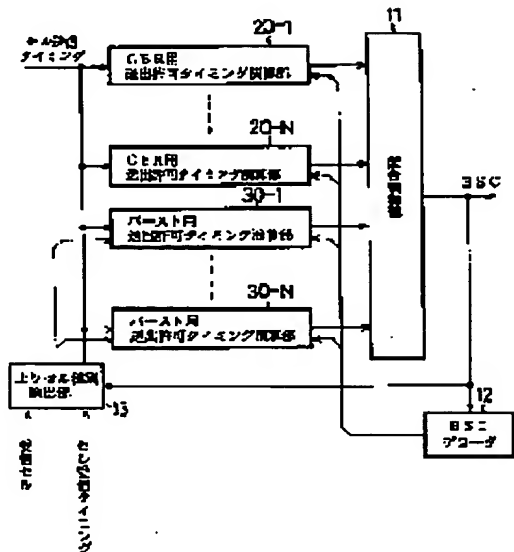
(72)Inventor : KARASAWA SATOSHI

(54) BAND MANAGEMENT CIRCUIT, TRANSMITTER AND TRANSMISSION SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To efficiently house burst traffic as well, in addition to constant bit rate(CBR) traffic by deciding a signal source for allocating respective time slots and reporting the information of the decided signal source to a non-burst allocation timing computing means or a burst allocation timing computing means related to the signal source.

SOLUTION: Respective transmission permission timing computing parts 20-1-20-N for CBR compute the transmission permission timing of a PDS cell related to the CBR traffic. The respective transmission permission timing computing parts 30-1-30-N for a burst compute the transmission permission timing of the PDS cell related to the burst traffic. A contention control part 11 compares the output of both computing parts 20-1-20-N and 30-1-30-N and forms a BSC. The BSC outputted from the contention control part 11 is supplied to a BSC decoder 12 and an incoming cell kind detection part 13, and outputted as the output from this band management circuit to the outside of the circuit.



LEGAL STATUS

[Date of request for examination] 22.02.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平11-17685

(43)公開日 平成11年(1999)1月22日

(51)Int.Cl.⁶

識別記号

FI

H04L 12/28

H04L 11/20

D

H04B 10/20

H04Q 3/00

H04L 12/44

H04B 9/00

N

H04Q 3/00

H04L 11/00

340

審査請求 未請求 請求項の数5 OL (全10頁)

(21)出願番号

特願平9-163893

(22)出願日

平成9年(1997)6月20日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 柄澤 智

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

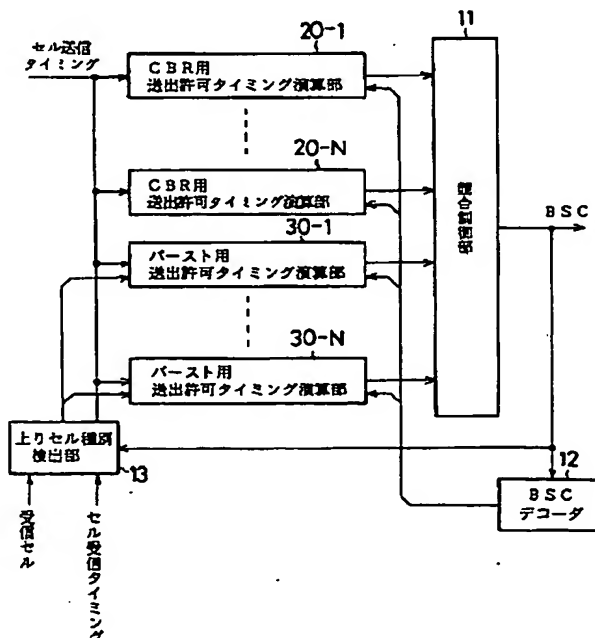
(74)代理人 弁理士 工藤 宜幸

(54)【発明の名称】 帯域管理回路、伝送装置及び伝送システム

(57)【要約】

【課題】 非バーストトラヒックに加えて、バーストトラヒックをも効率よく、パッシブダブルスター構成の伝送システムが収容する。

【解決手段】 帯域管理する信号源として、非バースト的な信号出力を行う非バースト信号源と、バースト的な信号出力を行うバースト信号源との混在を許容する。非バースト信号源に対しては、予め定められているタイムスロット間隔設定値に基づいて、共通伝送路上のタイムスロットに対する割振りタイミングを演算して割振り要求信号を発生させる。バースト信号源に対しては、予め定められている割振り連続回数だけ割振り要求信号を連続して発生させる。各信号源についての割振り要求信号を調整して、各タイムスロットを割り当てる信号源を決定し、その決定された信号源からの信号をタイムスロットに挿入する。



【特許請求の範囲】

【請求項 1】 複数の信号源が時間軸上でタイムスロットを割り振って 1 本の伝送路を共用させるための帯域管理回路であって、帯域管理する信号源として、非バースト的な信号出力を行う非バースト信号源と、バースト的な信号出力を行うバースト信号源とが混在している帯域管理回路において、

上記各非バースト信号源に対応してそれぞれ設けられ、対応する信号源について予め定められているタイムスロット間隔設定値に基づいて、上記共通伝送路上のタイムスロットに対する割り振りタイミングを演算し、割り振り要求信号を出力する複数の非バースト割り振りタイミング演算手段と、

上記各バースト信号源に対応してそれぞれ設けられ、対応する信号源について予め定められている割り振り連続回数だけ割り振り要求信号を連続して出力する複数のバースト割り振りタイミング演算手段と、

上記各非バースト割り振りタイミング演算手段からの割り振り要求信号と、上記各バースト割り振りタイミング演算手段からの割り振り要求信号とに基づいて、各タイムスロットを割り当てる信号源を決定する競合制御手段と、決定された信号源の情報を、その信号源に係る上記非バースト割り振りタイミング演算手段又は上記バースト割り振りタイミング演算手段に通知する割当て信号源通知手段とを有することを特徴とする帯域管理回路。

【請求項 2】 上記競合制御手段は、上記各非バースト割り振りタイミング演算手段からの割り振り要求信号と、上記各バースト割り振りタイミング演算手段からの割り振り要求信号との競合時には、上記各非バースト割り振りタイミング演算手段からの割り振り要求信号を優先させて、各タイムスロットを割り当てる信号源を決定するものであることを特徴とする請求項 1 に記載の帯域管理回路。

【請求項 3】 それぞれが 1 又は複数の信号源を有する対向する複数の伝送装置と、パッシブダブルスター接続形態で接続されている伝送装置において、請求項 1 又は 2 に記載の帯域管理回路と、タイムスロットに割り当てられた信号源情報を対向する上記各伝送装置に送信する割当て情報送信手段とを有することを特徴とする伝送装置。

【請求項 4】 対向する伝送装置から、タイムスロットに割り当てられた信号源情報が与えられる伝送装置において、

非バースト的な信号出力を行う非バースト信号源と、バースト的な信号出力を行うバースト信号源と、対向する上記伝送装置が送信したタイムスロットに割り当てられた信号源情報を受信し、その信号源情報が、自己が有する上記非バースト信号源又は上記バースト信号源を指示しているかを検出する割当て信号源検出手段と、

対向する上記伝送装置からの信号源情報が、自己が有す

る上記非バースト信号源又は上記バースト信号源を指示しているものときに、その上記非バースト信号源又は上記バースト信号源から信号をタイムスロットに挿入する信号選択手段とを有することを特徴とする伝送装置。

【請求項 5】 第 1 の伝送装置と、この第 1 の伝送装置から、タイムスロットに割り当てられた信号源情報が与えられる複数の第 2 の伝送装置とを、パッシブダブルスター接続形態で接続している伝送システムにおいて、上記第 1 の伝送装置として請求項 3 に記載の伝送装置を適用すると共に、全て又は一部の上記第 2 の伝送装置として請求項 4 に記載の伝送装置を適用することを特徴とする伝送システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、共通伝送路上のタイムスロットに各信号源からの信号を割り振って各信号源からの信号帯域を管理する帯域管理回路、この帯域管理回路が適用された通信装置及び通信システムに関し、例えば、パッシブダブルスター構成の加入者線信号伝送システムに ATM 伝送方式を適用したシステムに適用し得るものである。

【0002】

【従来の技術】

文献 1 『中島、滝川著、“ATM-PDS におけるタイムスロット割り当て法”、1993 年電子情報通信学会秋季大会 B-668、1993 年』

文献 2 『Y. Takizawa et al, “ATM based Passive Double Star system offering B-ISDN, N-ISDN, and POT S”、GLOBECOM' 93, pp.14-18、1993 年』

ATM (Asynchronous Transfer Mode) サービスの加入者系構成として、パッシブダブルスター (PDS: Passive Double Star) 構成が検討、開発されている (文献 1 及び 2 参照)。

【0003】 このような ATM-PDS 構成を備えた加入者系は、図 2 に示すように、加入者宅内に設置された、ユーザネットワークインタフェース (UNI: User Network Interface) に従って対応する加入者端末を收容しているオプティカルネットワークユニット (以下、ONU (Optical Network Unit) と略す) 1-1、…、1-N と、複数の ONU 1-1、…、1-N を收容している加入者回線ターミナル (以下、SLT (Subscriber Line Terminal) と略す) 2 と、各 ONU 1-1、…、1-N から延出されている光ファイバ 4-1、…、4-N 及び SLT 2 から延出されている光ファイバ 5 とを相互接続して SLT 2 及び各 ONU 1-1、…、1-N をつなぐスターカプラ 3 とから構成されている。なお、SLT 2 及び各 ONU 1-1、…、1-N はそれぞれ、光/電気相互変換回路を備えている。

【0004】 SLT 2 は、内部に複数のオプティカル加入者ユニット (以下、OSU (Optical Subscriber Uni

t)と略す;図2では1個だけ示している)2Aを備えており、各OSU2Aが自己に係るONU1-1、…、1-Nとのインタフェース機能を担っている。OSU2A及びスターカブラ3は1対1で光ファイバ5によって接続されている。

【0005】OSU2Aからの光信号は、スターカブラ3で分岐され、複数のONU1-1、…、1-Nに伝送される(以下、この伝送方向を下り方向と呼ぶ)。また、逆に、各ONU1-1、…、1-Nからの光信号

(下り方向の光信号の波長とは異なる波長を有する)はスターカブラ3で多重されて、OSU2Aに伝送される(以下、この伝送方向を上り方向と呼ぶ)。

【0006】ここで、上り方向で各ONU1-1、…、1-Nが勝手に光信号を出力した場合、スターカブラ3において信号の衝突が生じてしまう。そこで、上り方向で信号を出力しても良いONU1-i(iは1~N)を、OSU2Aが下り方向の信号で指定する(以下、「送出許可を与える」と称す)方法が提案されている。

【0007】例えば、具体的には、下り方向の信号は60バイト(うち53バイトはATMセルのデータそのもの)のATM-PDSセル(以下、単にPDSセルと呼ぶ)を1単位として信号を伝送している(文献2参照)。このPDSセルの先頭2バイトに送信許可を与えるONU1-iの識別番号などを載せ、各ONU1-1、…、1-Nでは自分の識別番号を載せたセルを受信したら、その受信時点から所定時間後に、上り方向にセルを送信する。

【0008】ここで、ATM-PDS構成では各ONU1-1、…、1-Nに分配する上り方向の帯域幅は任意である。すなわち、下り方向のPDSセルにのせる送信許可のONU識別番号は、各ONU1-1、…、1-Nに均等に分配するのではなく、加入者との契約に従って分配している。すなわち、OSU2Aの内部における送信許可の分配方法(帯域管理方法)を決定する従来の回路(帯域管理回路)においては、下り方向のPDSセルにのせる送信許可のONU識別番号を各ONU1-1、…、1-Nに係る加入者との契約に従って分配し、各加入者に対しては、その分配帯域(契約)を満足するようにできるだけ等間隔で送信許可を与えるものであった。

【0009】例えば、光ファイバ5(4-1~4-N)の伝送路速度をF、各加入者(従って、ONU)に分配する帯域をmx(xはONUの識別番号を意味する)とすると、加入者に送信許可を与えるPDSセルの間隔はF/mxで与えられ、このセル間隔の設定値を満足するように、各加入者(従って、ONU)に対して、送信許可を与えるものであった。

【0010】

【発明が解決しようとする課題】従来技術によれば、上述したように、ONU識別番号は設定した帯域を各ONUに与えるように下りセルに付与され、あるONU識別

番号はほぼ等間隔に下りセルに付与される。この方法は、CBR(Constant Bit Rate;一定ビットレート)トラヒックのように、一定帯域を占有するトラヒックを加入者線で収容する場合には好適なものである。

【0011】しかし、今後、バーストラヒックも増加すると予想されており、CBRトラヒックとバーストラヒックの双方に対応しなければならず、このようなバーストラヒックを収容する場合には、従来の帯域管理方法では不都合が生じてしまう。

【0012】つまり、バーストラヒックはある時間帯では加入者線に出力するPDSセルが多くなるが、別の時間帯ではほとんど出力するPDSセルがないという特性を有する。このため、定期的にONU識別番号により加入者線へのセル出力が許可されても、バーストラヒックの発生タイミングによってはONUにセルがたまってしまうり、出力するセルがなかったりという状態が多く生じ、通信効率が必ずしも良好ではなくなる。

【0013】一方、バーストラヒックのピークの帯域に合わせてONUにONU識別番号を付与すると(送信許可を与えると)、バーストラヒックをONUで遅延させることなく、加入者線に収容可能であるが、出力するPDSセルがほとんどない時間でも、共通する加入者線を1つのONUに占有させることになり、収容効率が悪くなる。

【0014】そのため、CBRトラヒックに加えて、バーストラヒックをも効率よく収容することができる帯域管理回路、伝送装置及び伝送システムが望まれている。

【0015】

【課題を解決するための手段】かかる課題を解決するため、第1の本発明は、複数の信号源が時間軸上でタイムスロットを割り振って1本の伝送路を共用させるための帯域管理回路であって、帯域管理する信号源として、非バースト的な信号出力を行う非バースト信号源と、バースト的な信号出力を行うバースト信号源とが混在している帯域管理回路において、(1)上記各非バースト信号源に対応してそれぞれ設けられ、対応する信号源について予め定められているタイムスロット間隔設定値に基づいて、上記共通伝送路上のタイムスロットに対する割り振りタイミングを演算し、割り振り要求信号を出力する複数の非バースト割り振りタイミング演算手段と、(2)上記各バースト信号源に対応してそれぞれ設けられ、対応する信号源について予め定められている割り振り連続回数だけ割り振り要求信号を連続して出力する複数のバースト割り振りタイミング演算手段と、(3)上記各非バースト割り振りタイミング演算手段からの割り振り要求信号と、上記各バースト割り振りタイミング演算手段からの割り振り要求信号とに基づいて、各タイムスロットを割り当てる信号源を決定する競合制御手段と、(4)決定された信号源の情報を、その信号源に係る上記非バースト割り振りタイ

ミング演算手段又は上記バースト割振りタイミング演算手段に通知する割当て信号源通知手段とを有することを特徴とする。

【0016】また、第2の本発明は、それぞれが1又は複数の信号源を有する対向する複数の伝送装置と、パッシブダブルスター接続形態で接続されている伝送装置において、(1)第1の本発明の帯域管理回路と、(2)タイムスロットに割り当てられた信号源情報を対向する上記各伝送装置に送信する割当て情報送信手段とを有することを特徴とする。

【0017】さらに、第3の本発明は、対向する伝送装置から、タイムスロットに割り当てられた信号源情報が与えられる伝送装置において、(1)非バースト的な信号出力を行う非バースト信号源と、(2)バースト的な信号出力を行うバースト信号源と、(3)対向する上記伝送装置が送信したタイムスロットに割り当てられた信号源情報を受信し、その信号源情報が、自己が有する上記非バースト信号源又は上記バースト信号源を指示しているかを検出する割当て信号源検出手段と、(4)対向する上記伝送装置からの信号源情報が、自己が有する上記非バースト信号源又は上記バースト信号源を指示しているもののときに、その上記非バースト信号源又は上記バースト信号源から信号をタイムスロットに挿入する信号選択手段とを有することを特徴とする。

【0018】さらにまた、第4の本発明は、第1の伝送装置と、この第1の伝送装置から、タイムスロットに割り当てられた信号源情報が与えられる複数の第2の伝送装置とを、パッシブダブルスター接続形態で接続している伝送システムにおいて、上記第1の伝送装置として第2の本発明の伝送装置を適用すると共に、全て又は一部の上記第2の伝送装置として第3の本発明の伝送装置を適用することを特徴とする。

【0019】

【発明の実施の形態】以下、本発明を、パッシブダブルスター構成の加入者線信号伝送システムにATM伝送方式を適用したATM-PDSシステムに適用した一実施形態を図面を参照しながら詳述する。すなわち、図2に示したと同様なシステムに適用した一実施形態を詳述する。なお、以下の説明においては、適宜図2に示した符号をも用いて説明する。

【0020】図3は、この実施形態のONU1-n (nは1~N)の要部構成を示すブロック図である。

【0021】図3において、各ONU1-nは、BSC検出部40、遅延制御部41、CBR用キュー(CBR用先入れ先出しメモリ)43、バースト用キュー(バースト用先入れ先出しメモリ)44及びセクタ42を有している。

【0022】加入者端末が出力しUNIを介して当該ONU1-nに到達したATMセルに対して、図示しないセルヘッダ抽出判別部が、そのVCI(仮想チャネル識

別子)やVPI(仮想パス識別子)などを判別して、そのATMセルがCBRトラヒックに係るものかバーストトラヒックに係るものかを判別する。

【0023】CBR用キュー(CBR用先入れ先出しメモリ)43は、このようにして判別されたCBRトラヒックに係るATMセルをキューイングするものである。

【0024】また、バースト用キュー(バースト用先入れ先出しメモリ)44は、このようにして判別されたバーストトラヒックに係るATMセルをキューイングするものである。

【0025】BSC検出部40には、自己ONU1-nを収容しているSLT2内のOSU2Aが出力し、スターカブラ3を介して到来した光信号でなる下り信号を、自己ONU1-n内の図示しない光-電気相互変換回路が電気信号に変換した下り信号が与えられる。

【0026】BSC検出部40は、下り信号に基づいて、自己ONU1-nからのPDSセルの送出が許可されているかを監視するものである。下り信号は、PDSセルが連続して並んで構成されており、各PDSセルの一部(例えば先頭の2バイト)にはONU識別番号(以下、BSCと呼ぶ)が挿入されており、BSC検出部40は、下り信号を受信すると、自己ONU1-nを指示するBSCがあるか否かを検出し、あった場合にそのBSCを遅延制御部41に引き渡すものである。

【0027】この実施形態の場合、各ONU1-n宛のBSC(ONU識別番号)として、CBR用とバースト用の2種類が用意されている。

【0028】例えば、PDSセルの先頭2バイトをBSC用に割り当てて1バイトでなるBSCを2回繰り返す。また、3ビット誤り訂正符号を付加して情報を伝送することとする。この場合、情報ビットとしては5ビットとなり、32パターンを識別可能である。このとき、15個のONUに、CBR信号用BSCを示すパターンとバースト用BSCを示すパターンとを割り当てることができ、どのONUにも上り信号の送出を禁止するパターンを1つ割り当てることができる。

【0029】ここで、同一のONUに係るCBR信号用BSCを示す5ビットパターンとバースト用BSCを示す5ビットパターンとを、例えば最下位ビットだけが異なるようにしておくと、BSC検出部40の照合構成を簡単なものとしてすることができる。

【0030】遅延制御部40は、BSC検出部40から自己に係るCBR用BSC又はバースト用BSCが与えられると、そのBSCに所定量の遅延を付加してセクタ42に与えるものである。この遅延制御部40は、スターカブラ3において、各ONU1-nから出力されたPDSセルを多重したときに隣り合うPDSセルが重ならないように、伝送遅延を微調整するのである。

【0031】セクタ42は、遅延制御部40からCBR用BSCが与えられたときには、CBR用キュー43

にキューイングされている最古のATMセルを取り出してPDSセルを組み立てて出力し、また、遅延制御部40からバースト用BSCが与えられたときには、バースト用キュー44にキューイングされている最古のATMセルを取り出してPDSセルを組み立てて出力するものである。すなわち、キュー43又は44から読み出される際には、53バイトのATMセルにPDSヘッダ領域が付加されて60バイトのPDSセルに組み立てられて出力される。

【0032】ここで、上り方向のPDSヘッダは、隣合うPDSセルの間隔を確保するためのガードタイム、SLT2においてビット同期を確立するためのプリアンブル、バイト同期を確立するためのデリミタより構成されている。

【0033】なお、BSCが規定するキュー43又は44にATMセルがキューイングされていない場合には、セクタ42は、空きセル（空き状態のPDSセル）を出力する。また、他の実施形態を構成するものとなるが、遅延制御部40からCBR用BSCが与えられたときにCBR用キュー43にキューイングされているATMセルがないときにおいて、バースト用キュー44にキューイングされているATMセルがあれば、そのATMセルから組み立てたPDSセル（BSCはバーストについてのもの）を出力するようにしても良い。

【0034】図示は省略しているが、光-電気相互変換回路がセクタ42から出力された電気信号でなるPDSセルを、下り方向とは異なる波長の光信号（PDSセル）に変換して光ファイバ4-nに射出する。

【0035】以上のような各部を有するこの実施形態の各ONU1-nにおいては、以下のように動作する。

【0036】加入者端末が出力したATMセルがUNIを介して当該ONU1-nに到達したときには、そのATMセルのVCI（仮想チャネル識別子）やVPI（仮想パス識別子）などを判別して、そのATMセルがCBRトラヒックに係るものかバーストラヒックに係るものかを判別し、その判別結果に応じたCBR用キュー43又はバースト用キュー44に、到着したATMセルをキューイングする。

【0037】また、BSC検出部40においては、常時到来する下り信号を監視し、自己ONU1-nを指示するCBR用BSC又はバースト用BSCが検出されたときには、そのBSCが遅延制御部41を介して遅延を付加されてセクタ42に与えられる。

【0038】これにより、セクタ42において、CBR用BSCが与えられたときには、CBR用キュー43にキューイングされている最古のATMセルが取り出されてPDSセルが組み立てられて出力され、又は、バースト用BSCが与えられたときには、バースト用キュー44にキューイングされている最古のATMセルが取り出されてPDSセルが組み立てられて出力される。BS

Cが規定するキュー43又は44にATMセルがキューイングされていない場合には、セクタ42から、空きセルが出力される。この出力されたPDSセル（空きセルのことがある）が下り方向とは異なる波長の光信号（PDSセル）に変換されて光ファイバ4-nに射出される。

【0039】図1は、各ONU1-1、…、1-Nに与える下り方向のPDSセルの送出タイミングを定める、SLT2におけるOSU2A内に設けられているこの実施形態の帯域管理回路の構成を示すブロック図である。

【0040】図1において、この実施形態の帯域管理回路は、競合制御部11、BSCデコーダ12、上りセル種別検出部13、N個のCBR用送出許可タイミング演算部20-1～20-N、及び、N個のバースト用送出許可タイミング演算部30-1～30-Nを有している。

【0041】各CBR用送出許可タイミング演算部20-n（nは上述したように、1～N）はそれぞれ、例えば、後述する図4に示す詳細構成を有し、対応するONU1-nからCBRトラヒックに係るPDSセルの送出許可タイミングを演算するものである。すなわち、各CBR用送出許可タイミング演算部20-nは、対応するONU1-nに設定されているセル間隔設定値（言い換えるとCBR情報）を内蔵しており、このセル間隔設定値を満たすセル送出タイミングを演算するものである。この実施形態の場合、CBR用送出許可タイミング演算部20-nは、後述するBSCデコーダ12からの信号により認識した前回のセル送出が許可されたタイミングからセル間隔設定値が経過していないときには0を取り、前回のセル送出が許可されたタイミングからセル間隔設定値が経過した以降は待ち時間を表す値をとる待ち時間情報を競合制御部11に出力するものである。0以外の値をとるこの待ち時間情報は、BSC送出許可要求となっている。

【0042】なお、この帯域管理回路においては、時間の計時は、下り方向のPDSセルの送出タイミングを規定しているセル送出タイミング信号（当該SLT2内部で発生している）の周期数で行っている。

【0043】各バースト用送出許可タイミング演算部30-nはそれぞれ、例えば、後述する図5に示す詳細構成を有し、対応するONU1-nからバーストラヒックに係るPDSセルの送出許可タイミングを演算するものである。

【0044】各バースト用送出許可タイミング演算部30-nは、後述する上りセル種別検出部13からの検出信号に応じて、2種類の演算モードのいずれかで動作する。一方の演算モードは、対応するONU1-n内のバースト用キュー44にATMセルがキューイングされているかを所定周期毎に確認する演算モードであり、他方の演算モードは、対応するONU1-n内のバースト用

キュー44にATMセルがキューイングされていることを認識したときに実行され、キューイングされているATMセルをできるだけ連続させて出力させるようにする演算モードである。各バースト用送出許可タイミング演算部30-nからの出力も、送出許可となったタイミングからの待ち時間情報(0を含む)であり、競合制御部11に与えられる。

【0045】競合制御部11は、全てのCBR用送出許可タイミング演算部20-1~20-N、及び、全てのバースト用送出許可タイミング演算部30-1~30-Nの出力(待ち時間)を比較して、現セル送出タイミングにおいて、当該SLT2から出力するPDSセルに付加するBSCを形成するものである。各ONU1-nは、上述したように動作するので、この決定されたBSCは、各ONU1-nからの上り方向のPDSセルの送出タイミングを当然に規定しているものである。

【0046】この実施形態の競合制御部11は、全てのCBR用送出許可タイミング演算部20-1~20-Nの出力(待ち時間)を優先的に比較し、出力値(待ち時間)が最も大きいCBR用送出許可タイミング演算部20-i(iは1~N)に対応したONU1-iについてのCBR用BSCを出力する。競合制御部11は、全てのCBR用送出許可タイミング演算部20-1~20-Nの出力(待ち時間)が全て0であるときには、全てのバースト用送出許可タイミング演算部30-1~30-Nの出力(待ち時間)の中で最も大きい出力を出しているバースト用送出許可タイミング演算部30-j(jは1~N)に対応したONU1-jについてのバースト用BSCを出力する。

【0047】CBR用BSCの送出を、バースト用BSCの送出より優先させているのは、以下の理由による。

【0048】当該帯域管理回路から出力されるBSCは、上り方向のPDSセルを送出しても良いONUを規定するものとなっている。このような状況において、CBR用BSCの送出をバースト用BSCの送出より優先させない場合には、CBR用送出許可タイミング演算部20-nが規定されているCBR(セル送出間隔設定値)を満足するように演算処理しても、非常に大きな時間待機することも生じ、CBRを定めていることが無意味になることもある。そのため、CBR用BSCの送出をバースト用BSCの送出より優先させている。

【0049】競合制御部11から出力されたBSCは、BSCデコード12及び上りセル種別検出部13に与えられると共に、当該帯域管理回路からの出力として回路外部に出力される。

【0050】なお、当該帯域管理回路の外部に出力されたBSCは、図示しない多重部によって、そのBSCに係るONUへの情報やその他のヘッダ情報などと多重されて下り方向のPDSセルが完成され、完成された電気信号でなるPDSセルが図示しない光-電気相互変換回

路によって光信号に変換されて光ファイバ5に(従って、全てのONUに向けて)射出される。

【0051】BSCデコード12は、競合制御部11から出力されたBSCをデコードし、今回のセル送出タイミングで出力が選択された送出許可タイミング演算部20-1、…、20-N、30-1、…、又は30-Nをとらえて、その送出許可タイミング演算部に対して、出力が選択されたことをフィードバックするものである。なお、上述から明らかなように、BSCの各パターンはそれぞれ、送出許可タイミング演算部20-1、…、20-N、30-1、…、又は30-Nのいずれかに1対1で対応するものである。

【0052】上りセル種別検出部13は、当該帯域管理回路以外の処理回路も利用するものであるが、帯域管理方法に関連する機能について説明する。

【0053】上りセル種別検出部13は、競合制御部11からBSCが与えられると、今回のBSCに対応したONUからの上り方向のPDSセル(バーストラヒック又はCBRトラヒックに係るPDSセル)が受信されるタイミングを管理し、セル受信タイミング信号に基づいて定まるそのタイミングに該当するPDSセルが受信できたか否かを判別する。すなわち、空きセルか否かを判別する。

【0054】上りセル種別検出部13は、競合制御部11からのBSCがあるONU1-jについてのバースト用BSCであって、その受信タイミングでの受信信号が空きセルである場合には、そのONU1-jのバースト用キュー44にはATMセルがキューイングされていないことを表す信号を、そのONU1-jに対応したバースト用送出許可タイミング演算部30-jに出力し、一方、その受信タイミングでの受信信号がPDSセルである場合には、そのONU1-jのバースト用キュー44にATMセルがキューイングされていることを表す信号を、そのONU1-jに対応したバースト用送出許可タイミング演算部30-jに出力する。

【0055】バースト用送出許可タイミング演算部30-jは、このような上りセル種別検出部13からの信号に応じて、上述したように、第1又は第2の演算モードを切り替える。

【0056】各CBR用送出許可タイミング演算部20-nの詳細構成としては、文献1や、本件出願人が既に出願した特願平8-222132号明細書及び図面に記載されているような既知のものを適用することができる。ここでは、参考までに、特願平8-222132号明細書及び図面に第1の実施形態として記載されているものを図4を用いて説明する。

【0057】各CBR用送出許可タイミング演算部20-nはそれぞれ、図4に示すように、セル間隔計数用のカウンタとしてのダウンカウンタ51と、待ち時間計数用のカウンタとしてのアップカウンタ52と、これらカ

ウンタに対するロード値を決定するロード値決定部53とから構成されている。

【0058】ダウンカウンタ51は、BSCデコーダ12によるデコード結果が自己を指示しているときに、ロード値決定部53からの第1の出力値をロードし、その後、セル送出タイミング信号が与えられる毎に1デクリメントし、カウント値が0に達した以降はそのカウント値を維持するものである。

【0059】アップカウンタ52は、BSCデコーダ12によるデコード結果が自己を指示しているときに、ロード値決定部53からの第2の出力値をロードし、対応するダウンカウンタ51のカウント値が0である期間において、セル送出タイミング信号が与えられる毎に1インクリメントするものである。このアップカウンタ52のカウント値は、競合制御部11に与えられると共にロード値決定部53に与えられる。

【0060】ロード値決定部53は、当該送出許可タイミング演算部20-nに係るONU1-nについての契約帯域(CBR)によって定まっているセル間隔設定値53aを内部保持している。ロード値決定部53は、アップカウンタ52のカウント値(セル送出許可の待ち時間)と、セル間隔設定値とから、ダウンカウンタ51に対するロード値及びアップカウンタ52に対するロード値を決定する。

【0061】ロード値決定部53は、アップカウンタ52のカウント値(セル送出許可の待ち時間)がセル間隔設定値より小さいときは、その差分絶対値をダウンカウンタ51に対するロード値とすると共に0をアップカウンタ52に対するロード値とし、これに対して、アップカウンタ52のカウント値(セル送出許可の待ち時間)がセル間隔設定値以上のときは、0をダウンカウンタ51に対するロード値とすると共にその差分絶対値をアップカウンタ52に対するロード値とする。

【0062】なお、ロード値決定部53からは常時ロード用の値が出力されるが、デコード内容(ロード指令信号)が、当該送出許可タイミング演算部20-nを指示していない限り、その出力値は意味をなさない。

【0063】以上のようなロード値決定処理によって、今回の送出許可から次に送出許可が発行されるまでの期間を、前回の送出許可から今回の送出許可までの期間の本来のセル送出間隔より長くなった分だけセル間隔設定値より短くすることとし、実際の平均セル送出間隔をセル送出間隔設定値に近付けるようにしている。また、送出許可が発行されても良い状態になってからの待ち時間がセル間隔設定値以上になった場合には、送出許可が発行されても、新たな待ち時間を、(今までの待ち時間-セル間隔設定値)とし、競合制御部11が当該送出許可タイミング演算部20-nに係るONU1-iにCBR用BSCを発行するのを早めるようにしている。

【0064】図5は、各バースト用送出許可タイミング

演算部30-nの詳細構成例を示すブロック図である。

【0065】図5において、各バースト用送出許可タイミング演算部30-nはそれぞれ、セル間隔計数用のカウンタとしてのダウンカウンタ61と、待ち時間計数用のカウンタとしてのアップカウンタ62と、許可連続計数用のカウンタとしてのアップカウンタ64と、演算モードによってこれらカウンタの処理を切換制御する演算モード制御部63とから構成されている。

【0066】ダウンカウンタ61は、BSCデコーダ12によるデコード結果が自己を指示しているときに、演算モード制御部63からの出力値をロードし、その後、セル送出タイミング信号が与えられる毎に1デクリメントし、カウント値が0に達した以降はそのカウント値を維持するものである。

【0067】アップカウンタ62は、BSCデコーダ12によるデコード結果が自己を指示しているときに、演算モード制御部63からの出力値をロードし、ダウンカウンタ61のカウント値が0である期間において、セル送出タイミング信号が与えられる毎に1インクリメントするものである。このアップカウンタ62のカウント値は、競合制御部11に与えられる。

【0068】アップカウンタ64は、演算モード制御部63によりリセットされた以降、BSCデコーダ12から自己を指示しているデコード結果が与えられる毎に1インクリメントするものである。このアップカウンタ64のカウント値は、演算モード制御部63によって監視されている。

【0069】演算モード制御部63は、モードフラグ63aと、バースト監視周期設定値63bと、バースト許可連続回数63cとを内部記憶している。

【0070】演算モード制御部63は、モードフラグ63aが、対応するONU1-n内のバースト用キュー44にATMセルがキューイングされているかを確認する第1の演算モードを示しているときに、上りセル種別検出部13からバーストラフィックのPDSセルの受信検出信号が与えられたときに、モードフラグ63aを、対応するONU1-n内のバースト用キュー44にATMセルがキューイングされていることを表す第2の演算モードを指示するものに変更する。また、演算モード制御部63は、モードフラグ63aが、第2の演算モードを示しているときに、上りセル種別検出部13から空きセルの受信検出信号が与えられたときに、モードフラグ63aを、第1の演算モードを指示するものに変更する。

【0071】演算モード制御部63は、第1の演算モードにおいては、常時、ダウンカウンタ61に対してはバースト監視周期設定値63bをロード値として出力し、アップカウンタ62に対しては0をロード値として出力する。これにより、第1の演算モードが継続する限り、競合制御部11は、バースト監視周期設定値63b以上の時間を置いて、このバースト用送出許可タイミング演

13

算部30-nに対応したバースト用BSCを出力することになる。

【0072】演算モード制御部63は、第2の演算モードに切り替わるときには、アップカウンタ64の値を0とすると共に、また、ダウンカウンタ61に対してはロード値0を出力し、アップカウンタ62に対してはロード値1を出力する。

【0073】また、演算モード制御部63は、第2の演算モードにおいては、アップカウンタ64の値を監視しており、その値がバースト許可連続回数63cより1だけ小さい値に到達すると、アップカウンタ64の値を1にすると共に、ダウンカウンタ61に対してはロード値0を出力し、アップカウンタ62に対してはロード値1を出力する。

【0074】以上のような演算モード制御部63の機能により、第2の演算モードでは、仮に、競合制御部11に対して当該バースト用送出許可タイミング演算部30-nだけが送出許可要求(0以外の待ち時間)を出力している状況では、バースト許可連続回数63cだけ連続して当該バースト用送出許可タイミング演算部30-nに係るBSCが出力され、その後、更に時間を置いて、バースト許可連続回数63cだけ連続して当該バースト用送出許可タイミング演算部30-nに係るBSCが出力され、以下、このような動作が繰り返される。

【0075】バースト許可連続回数63cとしては、5セル又は10セルといった固定値でも良く、また、単位時間当り(例えば1msec)にバースト用に割り当てるセル数を、分岐しているONU数で割った値としても良い。さらに、ONUによってその値を変えるようにしても良い。

【0076】図6は、あるONU1-nについてのバースト用BSCの発行例のイメージを示すものである。

【0077】バーストラヒックに係るATMセルの存在を確認するバースト用BSCがONU1-nに到達し、そのとき、バースト用キューにATMセルがキューイングされていると、バーストラヒックに係るPDSセルがONU1-nから出力される。

【0078】これにより、バースト用BSCがバースト許可連続回数63cだけ連続して発行され(優先制御により他のBSCが発行されることがあるが)、ONU1-nからバーストラヒックに係るPDSセルがバースト許可連続回数63cだけ連続して出力される。

【0079】その後、優先制御や他のONUへのバースト用BSCによりある程度の時間間隔を置いて、バースト許可連続回数63cだけ連続してバースト用BSCが発行される。このとき、その連続回数に見合う数のATMセルがキューイングされていなければ、ONU1-nからバーストラヒックに係るPDSセルがバースト許可連続回数63cより少ない回数だけ連続して出力される。すなわち、空きセルが出力される。

14

【0080】空きセルが出力されたので、ONU1-nのバースト用キューにキューイングされているATMセルがなくなったことをSLT2側が検出し、バースト監視周期設定値63b毎に1個の監視用のバースト用BSCの発行状態に戻る。

【0081】上記実施形態によれば、ONUにおいてバーストラヒックとCBRトラヒックのATMセルを別個にキューイングすると共に、SLT2内のOSU2Aが、バースト用BSCとCBR用BSCとを別個に発行するようにしたので、CBRトラヒックに加えて、バーストラヒックをも効率よく収容することができるATM-PDSシステムを実現できる。

【0082】なお、上記実施形態においては、各ONUがそれぞれ、バーストラヒック及びCBRトラヒックに対応できるものを示したが、このようなONUの他に、バーストラヒック専用のONUやCBRトラヒック専用のONUを有するようにしても良い。

【0083】また、上記実施形態においては、本発明を、ATM-PDS構成を備えた加入者系の帯域管理回路に適用したものを示したが、他の装置やシステムの帯域管理回路に本発明を適用することができる。

【0084】例えば、図7に示すように、契約帯域が定まっている入線やバースト的な入力がある入線となる複数の入線IN-1~IN-Mからのセルを多重して共通伝送路OUTに出力するセル多重装置の帯域管理回路に本発明を適用することができる。セル多重装置においては、一般に、入線からのセルの到着時点に基づいて、出力するセルのスケジュールを決定して帯域管理を行なっているが、到着を確認することなく帯域を管理するようにした場合には、本発明の帯域管理回路を適用することができる。

【0085】

【発明の効果】以上のように、本発明によれば、帯域管理する信号源として、非バースト的な信号出力を行う非バースト信号源と、バースト的な信号出力を行うバースト信号源との混在を許容し、非バースト信号源に対しては、予め定められているタイムスロット間隔設定値に基づいて、共通伝送路上のタイムスロットに対する割り振りタイミングを演算し、割り振り要求信号を発生させると共に、バースト信号源に対しては、予め定められている割り振り連続回数だけ割り振り要求信号を連続して発生させ、各信号源についての割り振り要求信号を調整して、各タイムスロットを割り当てる信号源を決定し、その決定された信号源からの信号をタイムスロットに挿入するようにしたので、非バーストラヒックに加えて、バーストラヒックをも効率よく伝送システムが収容できるようになる。

【図面の簡単な説明】

【図1】実施形態の帯域管理回路の全体構成を示すブロック図である。

【図2】ATM-PDS構成を備えた加入者系構成を示すブロック図である。

【図3】実施形態におけるONUの要部構成を示すブロック図である。

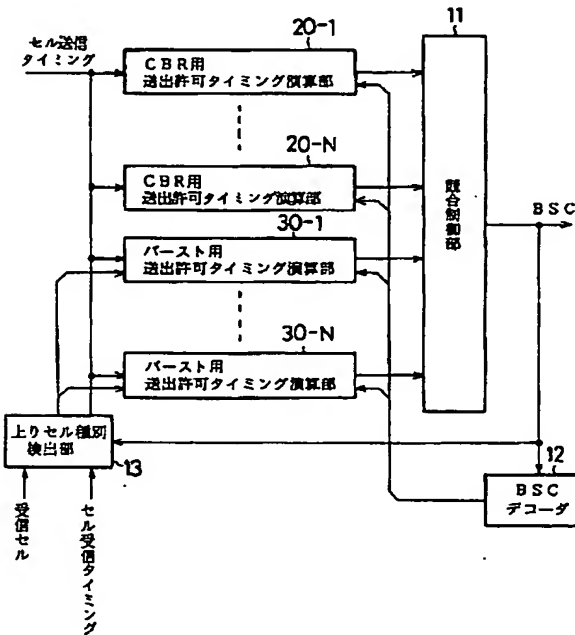
【図4】実施形態におけるCBR用送出許可タイミング演算部の詳細構成を示すブロック図である。

【図5】実施形態におけるバースト用送出許可タイミング演算部の詳細構成を示すブロック図である。

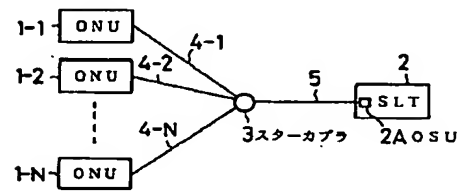
【図6】実施形態のバーストラヒックに係るPDSセルの出力例を示す説明図である。

【図7】本発明の帯域管理回路を適用できる装置の説明

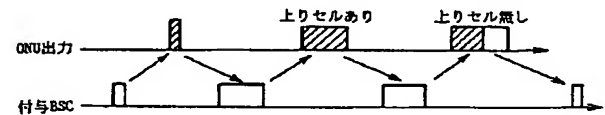
【図1】



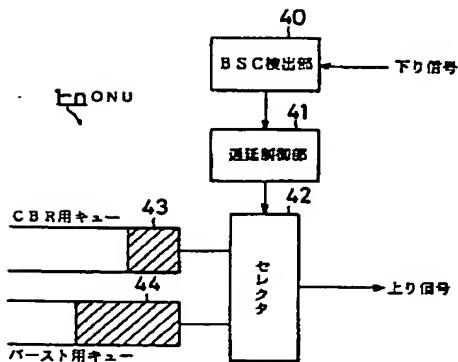
【図2】



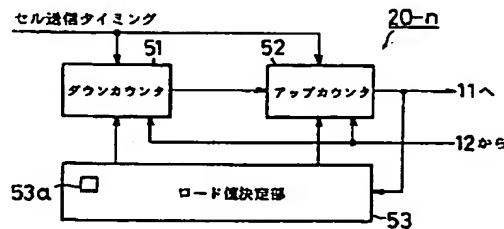
【図6】



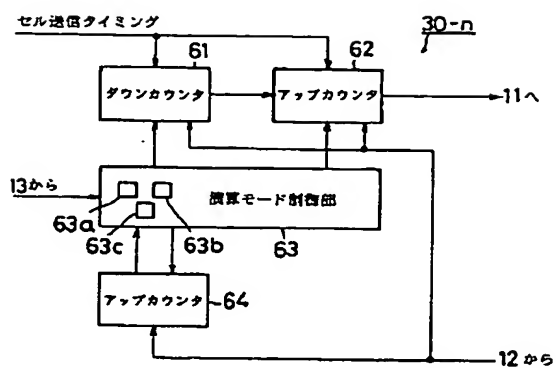
【図3】



【図4】



【図 5】



【図 7】

